

⑫ 公開特許公報(A) 平3-88504

⑤Int.Cl.⁵H 03 B 28/00
G 01 D 3/02
G 06 F 1/02

識別記号

B
N

片内整理番号

8731-5J
7809-2F
7459-5B

⑬公開 平成3年(1991)4月12日

審査請求 未請求 請求項の数 1 (全5頁)

⑭発明の名称 任意波形発生器

⑯特 願 平1-224934

⑰出 願 平1(1989)8月31日

⑱発明者 池上 武敏 東京都武蔵野市中町2丁目9番32号 横河電機株式会社内
 ⑲出願人 横河電機株式会社 東京都武蔵野市中町2丁目9番32号
 ⑳代理人 弁理士 小沢 信助

明 細 書

1. 発明の名称

任意波形発生器

2. 特許請求の範囲

演算・制御回路により波形定義式を演算し、算出された波形データを波形メモリに記憶しておき、この波形メモリから順次波形データを読み出してD/A変換器によりアナログ変換してゆくことによって、任意波形を発生する任意波形発生器において、

前記D/A変換器の入力データと出力データの関係を予め記憶された誤差補正テーブルを備え、

前記演算・制御回路は、求められた波形定義式の演算結果から波形データに変換する際に、前記誤差補正テーブルの値を基にD/A変換の非直線性が補正されるような波形データに補正して出力する機能を含むように構成されたことを特徴とする任意波形発生器。

3. 発明の詳細な説明

<産業上の利用分野>

本発明は、任意波形発生器におけるデジタル・アナログ変換のリニアリティの改善に関する。

<従来の技術>

従来のデジタル型の任意波形発生器の一例を第5図に示す。図において、1は波形データが格納された波形メモリ、2はクロック・アドレス発生器で、波形メモリ1より波形データを読み出すために必要なアドレスを発生すると共に、読み出された波形データ(デジタルデータ)をデジタル・アナログ変換器(以下D/A変換器という)3でアナログ変換する際の変換クロックを発生する。

4は演算・制御回路で、波形メモリ1に与える波形データを波形定義式より演算して求めると共に、クロック・アドレス発生器2がアドレスおよびクロックを適切に発生するよう制御するものである。

このような構成においては、予め演算・制御回路4において波形定義式を演算し出力波形の波形データを求め、波形メモリに格納する。その後、クロック・アドレス発生器2よりアドレスを指定